

1 MEMS-Sensorfenster in dünnem Silizium

2 Siliziumwafer mit MEMS-Mikrofonen

DIENSTLEISTUNGSANGEBOT MEMS-TECHNOLOGIEN

Fraunhofer-Einrichtung für Mikrosysteme und Festkörper-Technologien EMFT

Hansastraße 27 d
80686 München
Telefon: +49 89 54 75 90
Fax: +49 89 54 75 95 50
E-Mail: contact@emft.fraunhofer.de

Ansprechpartner:
Robert Wieland
Robert.Wieland@emft.fraunhofer.de

www.emft.fraunhofer.de

Anwendungsgebiete

Realisierung kundenspezifischer MEMS-Komponenten in den Bereichen Aktorik, Mikrofluidik, Micro-Machining, Akustik, Optik.

Unser Angebot

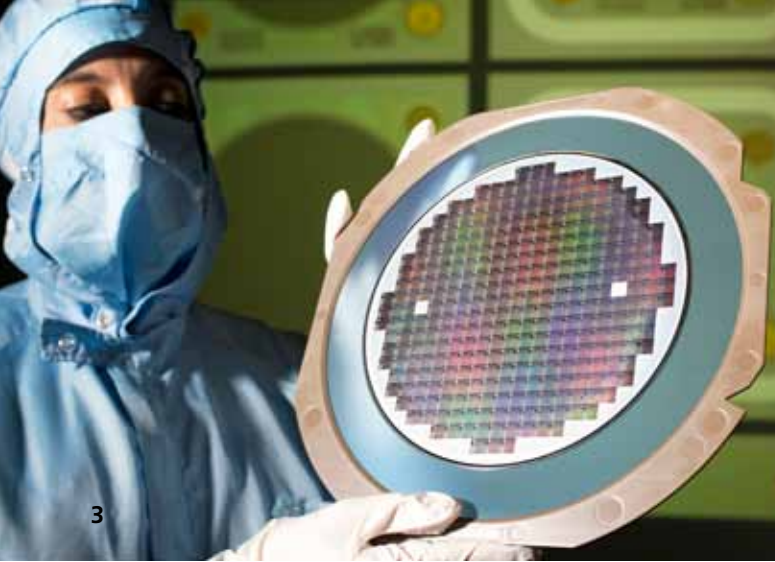
- Design, Layout, und Entwicklung von MEMS-Komponenten
- Realisierung von Prototypen, Kleinst- und Musterserien
- Entwicklung kundenspezifischer Einzelprozesse, Prozessmodule bis hin zu komplexen Gesamtprozessen
- Technologie-Transfer der entwickelten Prozesse in die industrielle Fertigung

Vorteile

- Flexible Entwicklung, die sich an individuellen Kundenanforderungen orientiert
- Lösungen auch für hochspezialisierte Nischenanwendungen
- Hochqualifiziertes wissenschaftliches Personal mit langjähriger Erfahrung auf den Gebieten Plasma-Prozesse (z.B. Silizium-Tiefenätzen), Dünnschichttechnologien, Dünnschichtwafer-Handling

Equipment

In einem Reinraum der Klasse 10 und 100 stehen industrielle Anlagen für die Siliziumfertigung und Dünnschicht-Technik für 150 bis 200 mm-Substrate aus Silizium, Keramik und Glas zur Verfügung.



Technologieportfolio

- Oxidation (SiO_2 feucht und trocken bis 1250°C)
- Anneal, RTP, RTA, RTO
- LPCVD (SiO_2 , Si_3N_4 low stress, poly-Si undotiert)
- PECVD (SiO_2 , BPSG, Si_3N_4 , SiC, dot. Poly-Si)
- Metallisierung (Au, Ni, Ti, TiW, Cr, Al, AlSi, Cu, W)
- Lithographie (ein- und zweiseitig) Stepper oder Kontaktbelichtung
- Resisttechnik
- Strukturierung nass und trocken (DPS, MERIE, DRIE Bosch-Prozess)

- DRIE (Trenchätztechnik)
- Waferbonden, Waferdünnen (Grinding, Spinätzen, Si-CMP, RIE-Ätzen)
- Testen und Charakterisieren

weitere Technologien auf Anfrage.

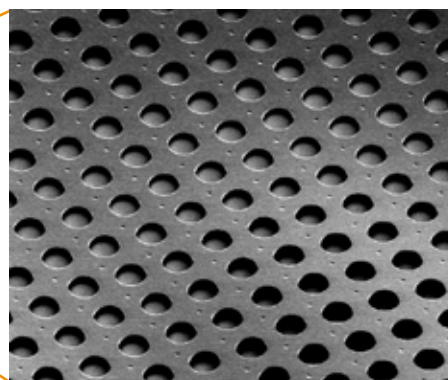
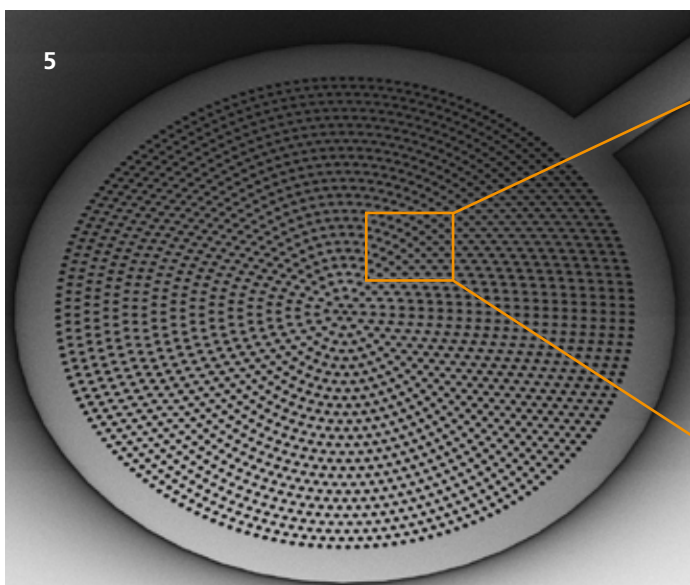
Entwicklungsschwerpunkte und Kompetenzen

- Kundenspezifische Kavitätsätzungen auf fertigprozessierten ASIC Wafern, meist nach Dünnung der Substrate auf Restdicken von $380 - 450 \mu\text{m}$.
- rückseitiges Plasmaätzen (DRIE) des gesamten Si-Substrates

- strukturierte Si-Kavitäten, auf Vorderseite justiert – zur Reduzierung der thermischen Sensormasse
- vorderseitiges Plasmaätzen (MERIE) von SiO_2 -Öffnungen zur Freilegung von ASIC-integrierten Sensoroberflächen, Stop auf Silizium oder Metall-1 Ebene

MEMS-Materialeigenschaften

Kundenspezifische Studien von elektro-mechanischen Strukturen, z.B. dotierte und mikrostrukturierte Polysilizium Membranen zur exakten Bestimmung des Schichtstresses. Schichtstress-Untersuchungen können global mittels Messung der Waferverbiegung gedünnter Si-Wafer sowie lokal aufgelöst durch elektrische Messung der Membranverbiegung durchgeführt werden.



3 Fraunhofer EMFT Wissenschaftlerin hält MEMS-Wafer

4 Plasmaprozess im Reinraum

5 FIB-Schnitt einer Membran